



Gunthard Kraus, DG 8 GB

## Praxisprojekt: Streifenleitungs-Tiefpässe für verschiedene Frequenzbereiche

Teil 3, Fortsetzung aus Heft 1/2005

---

### Weiter im Kapitel 4: Tiefpässe mit einer Grenzfrequenz von 500 MHz

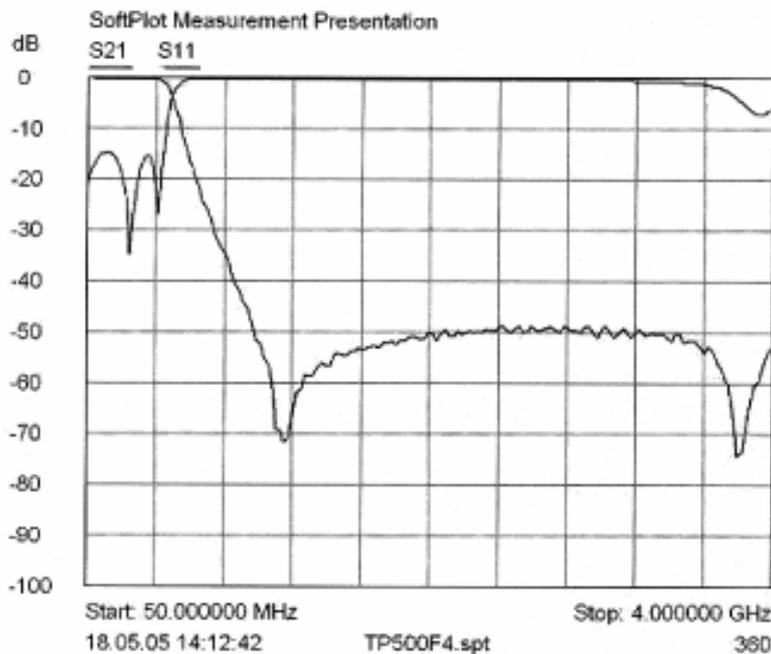
---

Wie so oft ist die folgende Information der freundlichen Mithilfe eines Funkfreundes und UKW-Berichte-Lesers zu verdanken. Sein Angebot, diese Filter mit einem modernen Networkanalyzer (WILTRON) und einem Dynamikumfang von 100 dB im Sperrbereich zu vermessen, wurde gerne angenommen. Damit ist der alte hp8410 natürlich völlig überfordert - schließlich wurde er nie dafür gebaut. Umso größer war die Spannung beim Warten auf die Messergebnisse, denn erstens zeigen sie, ob die eigenen Messungen richtig waren und zweitens sieht man bei so einem großen Messbereich besser, woher bestimmte Effekte (z.B. irgendwelche Einbrüche der Sperrdämpfung) kommen.

Sehr schön sind in **Bild 55** die Eigenresonanzen der verschiedenen SMD-Bauteile (= zuerst die Kondensatoren und später die Spulen) zu sehen. Die erste Resonanz hilft zusätzlich, den Dämpfungsanstieg vom

Durchlass- in den Sperrbereich deutlich zu versteilern. Die zweite Resonanz, kurz vor 4 GHz, erhöht nochmals die Dämpfung, nachdem diese wieder anstieg (Hinweis: das ist völlig normal, denn oberhalb ihrer Eigenresonanz bilden die SMD-Kondensatoren in den Querzweigen einfach Induktivitäten, deren Blindwiderstand mit steigender Frequenz höher wird. Das ist natürlich beim „unteren Widerstand“ in einem Spannungsteiler genau das, was man nicht haben möchte!).

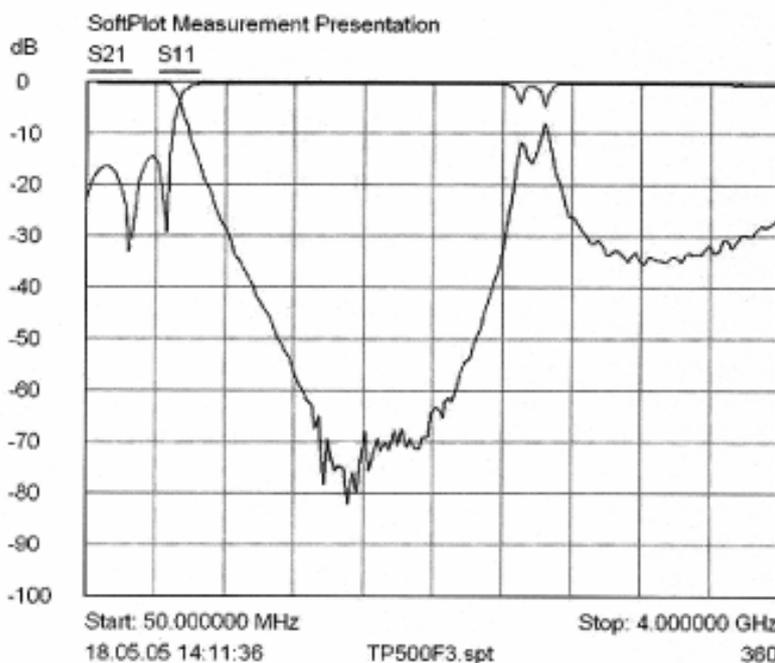
Wie sich die Schaltung mit den SMD-Kondensatoren und den Streifenleitungs-Spulen verhält, zeigt **Bild 56**. Wie bei jedem Filter bilden die dünnen „Spulen-Leitungen“ (oder wem das lieber ist: die „Leitungs-Spulen“) irgendwann keine Spulen mehr, sondern verhalten sich so, wie es sich für eine HF-Leitung mit steigender Frequenz gehört: sie transformieren nicht nur, sondern ändern auch komplett ihr Verhalten als Bauteil (...sie stellen sozusagen elektrische Chamäleons dar). Das Ergebnis sind die periodisch wiederkehrenden Frequenzpunkte, bei denen „Sperrern“ sich mit „Leiten“ abwechselt.



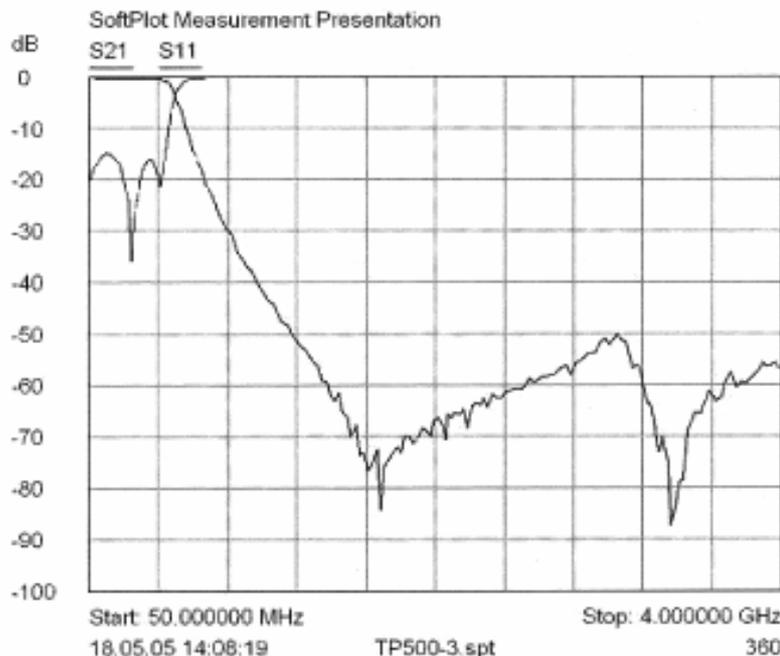
**Bild 55:**  
Die SMD-Version verhält sich bis 4 GHz wie erwartet und weist überall eine Sperrdämpfung von min. 50 dB auf; allerdings helfen die Eigenresonanzen der Bauteile dabei mit

Die Version mit Streifenleitungs-Kondensatoren und SMD-Spulen in **Bild 57** war beim Durchlassbereich die beste Ausführung.

Zum Glück bleibt das auch im Sperrbereich so und S21 steigt bis 4 GHz nirgends über -50 dB.



**Bild 56:**  
Die Verwendung dünner Mikrostreifenleitungen als Spulen bringt leider periodisch wiederkehrende Einbrüche im Sperrbereich; das muss man schon vorher einkalkulieren



**Bild 57:**  
Die ungewöhnliche  
Kombination von  
Streifenleitungs-  
Kondensatoren und  
SMD-Drosselspulen  
liefert das absolut  
beste Ergebnis

## 5. Tiefpässe mit 1 GHz Grenzfrequenz

### 5.1. Überblick

Hier gelangt man an eine Grenze, ab der die Realisierung mit diskreten Bauteilen immer schwerer wird. Nicht weil es unlösbar wäre, sondern weil für den Privatmann die Bauteile in SMD-Ausführung sowohl von den Werten, von der Qualität und auch von den Abmessungen her immer schlechter zu beschaffen bzw. von Hand zu bestücken sind. Zum Vergleich: Bei Handys werden heute bereits Widerstände und Kondensatoren in den Abmessungen „0201“ eingesetzt. So etwas bedeutet eine Größe von 0,5 mm x 0,25 mm und kann nur noch mit Bestückungsautomaten vernünftig verarbeitet werden. Deshalb wurden für dieses Projekt folgende drei Techniken gewählt:

a. Version 1 als reine Streifenleitungs-Ausführung

b. Version 2 mit Streifenleitungs-Kondensatoren und SMD-Drosselspulen

c. und schließlich Version 3 nur mit SMD-Bauteilen.

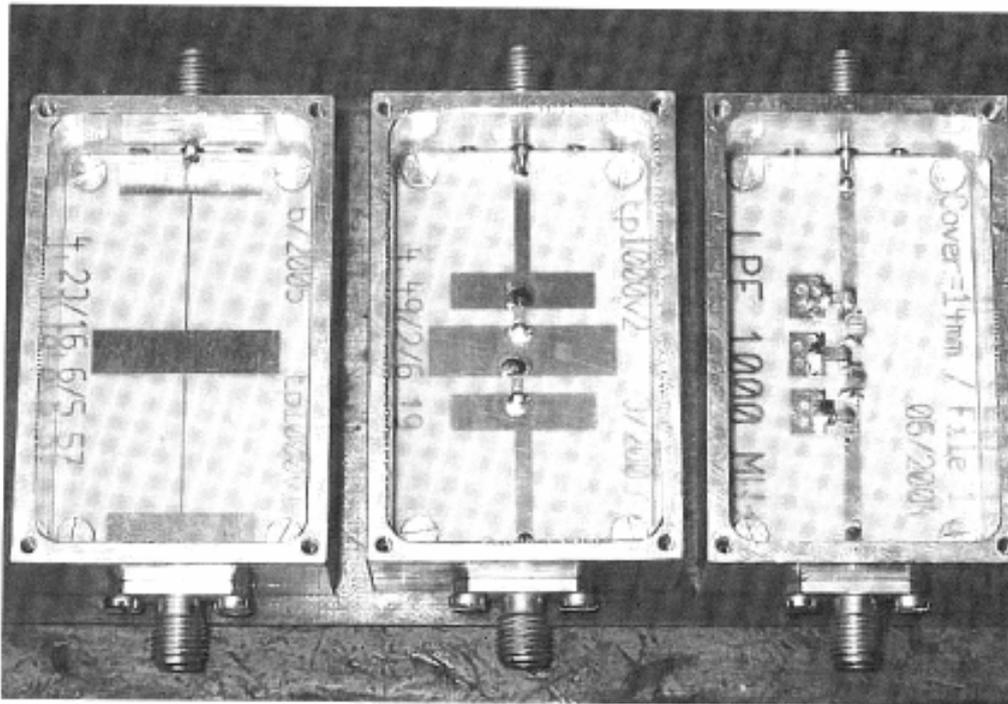
Alle drei realisierten Filterversionen im fertig aufgebauten Zustand zeigt **Bild 58**.

### 5.2. Tiefpass für 1 GHz mit $n = 5$ / Version 1 als Streifenleitungs- Ausführung

#### 5.2.1. Entwurfsprozedur und erste Platine

Auch hier bemüht man zuerst das Filterprogramm „fds“ zur Bestimmung der nötigen Bauteilwerte:

$$\begin{aligned} C1 &= C3 = 3,658 \text{ pF} \\ L1 &= L2 = 10,912 \text{ nH} \\ C2 &= 6,287 \text{ pF} \end{aligned}$$



**Bild 58:** Das sind die drei entworfenen und untersuchten 1 GHz-Tiefpässe; jede Version hat ihre Vorzüge und Eigenheiten

Die Streifenleitungs-Breiten übernimmt man vom entsprechenden 500 MHz-Tiefpass und dort gilt:

Für C1 bzw. C3: Leiterbreite = 17 mm;  
für L1 bzw. L2: Leiterbreite = 0,25 mm;  
für C2 Leiterbreite = 22 mm.

Zur Bestimmung der „Startvorgabe-Längen“ wurde natürlich bei den Kondensatoren gemäß Bild 46 und Bild 47 im Teil 2 die Software „PUFF“ bemüht und damit leerlaufende Leitungen bei 1 GHz simuliert. Die Leitungslänge für die Spule als kurzgeschlossene Streifenleitung wurde dagegen schon in Bild 41 ermittelt.

Damit ergeben sich folgende Vorgaben:

Streifenleitungen für C1 und C3:  
Breite = 17 mm, Länge = 5,33 mm

Streifenleitungen für L1 und L2:  
Breite = 0,25 mm, Länge = 16,23 mm

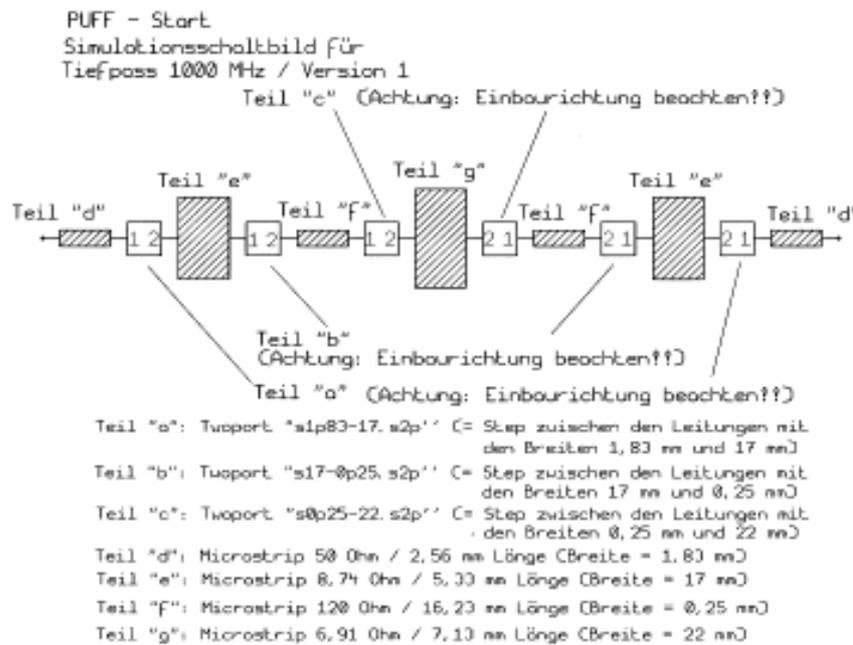
Streifenleitung für C2:

Breite = 22 mm, Länge = 7,13 mm.

Das damit zusammengestellte PUFF-Start-Simulationsschaltbild zeigt **Bild 59** und das entspricht auch dem Anblick bei sehr teuren Programmen.

Unverzichtbar sind nun die Steps zwischen den einzelnen Leitungsstücken, denn sie beschreiben nicht nur in Form einer „Ersatzinduktivität“ den Übergang auf die dünne Leitung, sondern auch über eine „Ersatzkapazität“ das „Open End Fringing“ des breiteren Leitungsstückes. Folglich wurde wieder die APLAC-Studentenversion eingesetzt und jedes damit erzeugte Step- S2P-File in den PUFF-Ordner hinüberkopiert. Auch das wurde in Teil 1 und Teil 2 dieser Artikelserie schon mehrfach beschrieben.

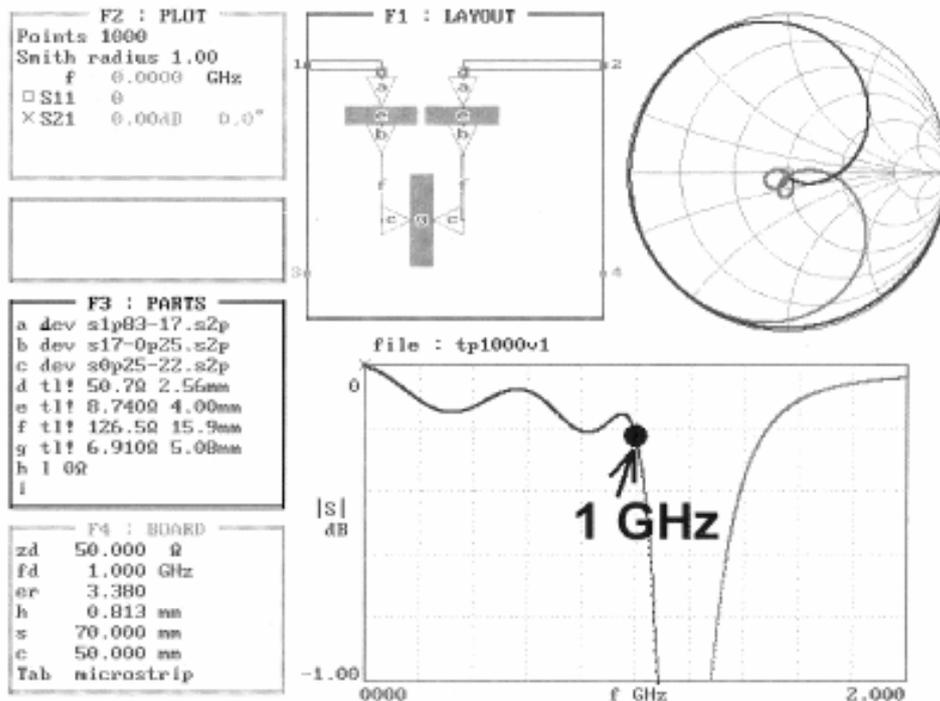
Damit ist man beim Einsatz von PUFF einen riesigen Schritt weiter:



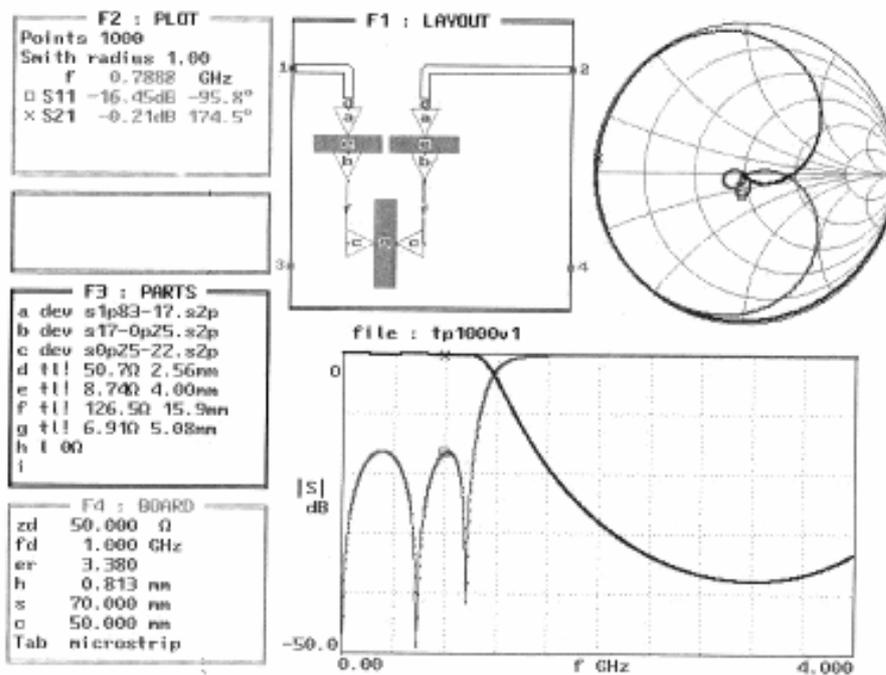
**Bild 59:**  
 PUFF-Simulationsvorgabe für die reine Streifenleitungs-Version.  
 Ohne Berücksichtigung der „Steps“ wird das leider nichts!

Durch diese Methode ist anschließend nach der Optimierung keine weitere Längenkorrektur bei den Leitungsstücken mehr erforderlich,

wenn es an das Layout für den Prototyp geht - das in der Vergangenheit stets notwendige Bemühen des „Open-End-Korrektur“



**Bild 60:**  
 Wenn der Durchlassbereich bei der gefertigten Platine auch so aussieht, kann man sehr zufrieden sein!



**Bild 61:**  
 Der Sperrbereich  
 bietet mit seinen  
 Einbrüchen den  
 erwarteten An-  
 blick. Ein reines  
 Streifenleitungs-  
 Filter ist einfach  
 nicht besser...

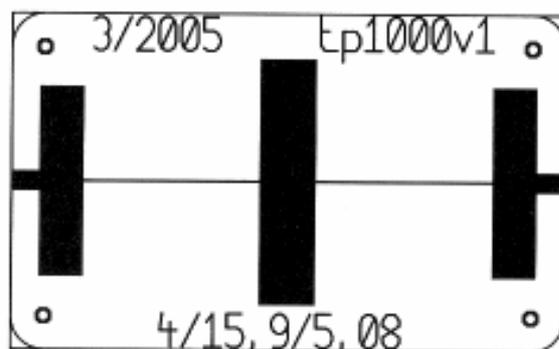
tur-Diagramms" im PUFF-Handbuch entfällt ab jetzt!

Allerdings liegt man bei den Ergebnissen durch die Einbeziehung der Störstellen nun

weit von den Vorgaben entfernt und eine umfangreiche Korrektur ist jetzt unvermeidbar.

Die Simulation des Durchlassbereiches nach erfolgreicher Optimierung „von Hand“ ist in **Bild 60** dargestellt. Alle Informationen über das Verhalten bis 4 GHz liefert **Bild 61**. Ein Vergleich der Teilleiste F3 mit den Simulationvorgaben von Bild 59 zeigt nun deutlich den schon beträchtlichen Einfluss der Störstellen und die dadurch notwendig gewordenen Verkürzungen der Leitungslängen. Sie betragen:

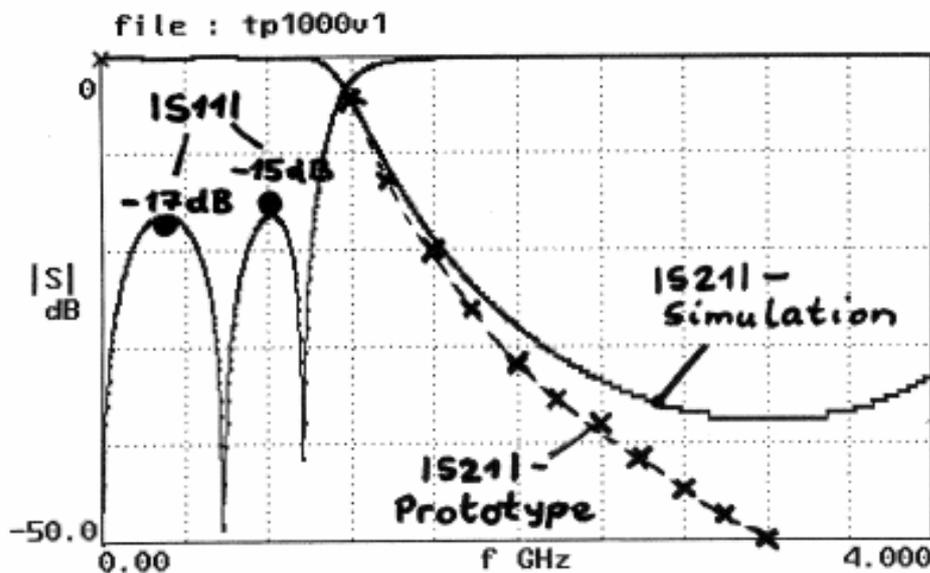
- L1 sinkt von 5,33 mm auf 4 mm
- L2 sinkt von 16,23 mm auf 15,9 mm
- L3 sinkt von 7,13 mm auf 5,08 mm.



**Bild 62:** Durch die Länge der „Spulenleitungen“ wird es auf der Platine links und rechts etwas knapp für die Anschlüsse der SMD-Buchsen (nicht maßstäblich!)

Damit wurde das Layout nach **Bild 62** gezeichnet und man sieht deutlich, dass es diesmal mit der Gehäusegröße sehr knapp wurde, denn die 50 Ω-Streifenleitungen zum Anschluss der SMA-Stecker sind gerade noch 2,5 mm lang.

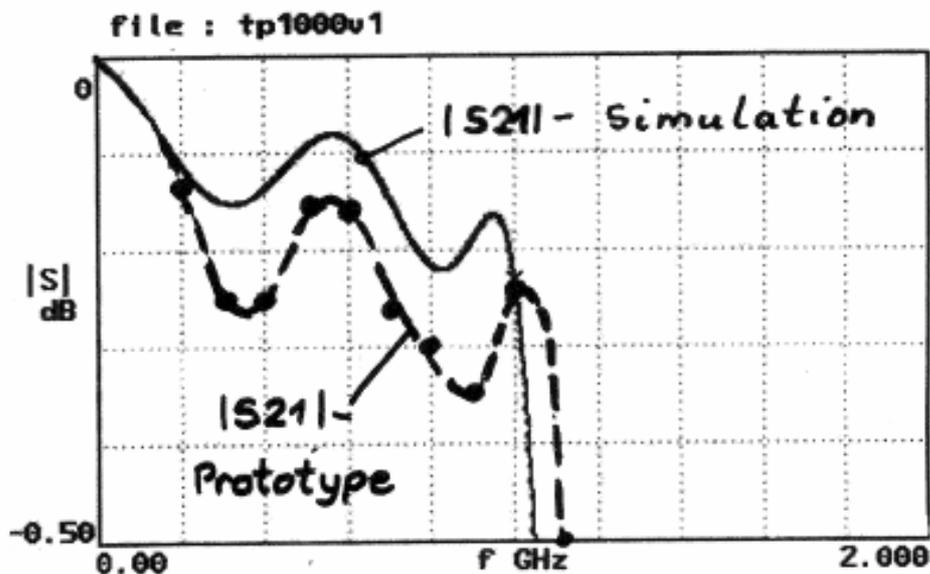
Gespannt kann man auf die Ergebnisse der Messungen am Prototyp sein. Der S11-Ver-



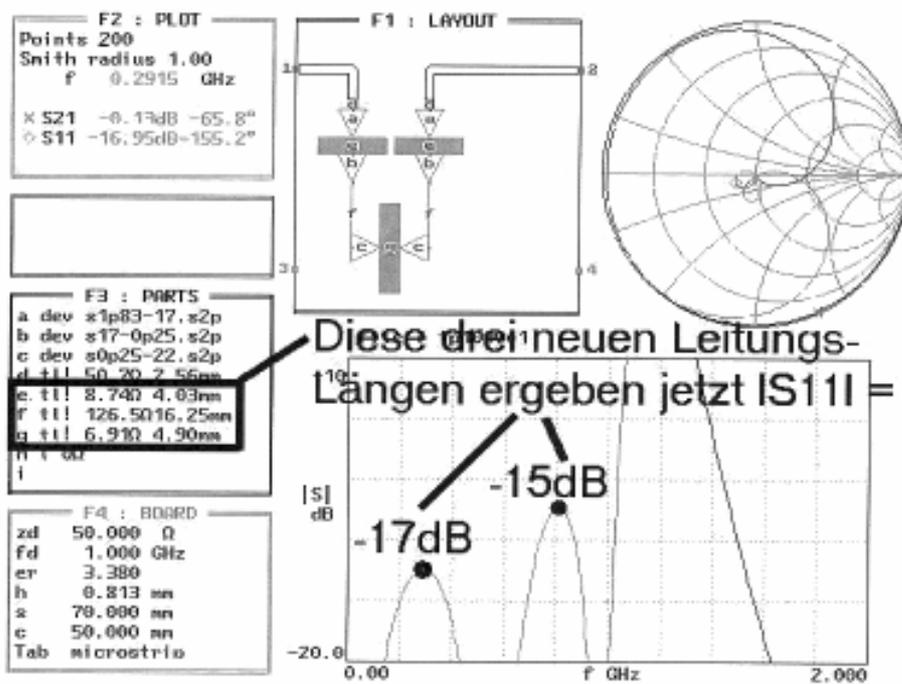
**Bild 63:** Die Stunde der Wahrheit: zum Glück verbessern unerwünschte Effekte den Dämpfungsanstieg der Streifenleitungs-Ausführung im Sperrbereich; die Reflektionswerte sind etwas schlechter als erhofft

lauf ist in **Bild 63** gezeigt und man sieht, dass hier durchaus noch Arbeit notwendig ist, denn die beiden Höcker sind mit ca. -17 und -15 dB noch ungleich hoch (Sollwert war bei beiden -16,4 dB). Zwar wurde dadurch der Dämpfungsanstieg im Sperrbereich steiler, aber eben auf Kosten eines größeren Ripples

im Durchlassbereich. Dehnt man für die S21-Kurve den Durchlassbereich genügend weit, sieht man deutlich (**Bild 64**) sowohl dieses Ripple wie auch die mit der Frequenz ansteigende Grunddämpfung. Damit kann man durchaus zufrieden sein; aber eines stört noch: die Grenzfrequenz liegt statt bei 1000



**Bild 64:** Sehr erfreulich sieht es im Durchlassbereich aus. Abgesehen von einem etwas größeren Ripple und einer etwas zu hohen Grenzfrequenz ist die gemessene Durchgangsdämpfung um 1 GHz herum nur ca. 0,15 dB schlechter als die Simulation



MHz etwas zu hoch (...es sind etwa 1075 MHz) und das sollte ebenfalls korrigiert werden.

### 5.2.2. Fertigstellung der Entwicklung

Die nachfolgende Korrekturmethode soll an diesem Filter ausführlich demonstriert werden. Sie hat sich bereits bei verschiedenen Projekten, speziell bei Streifenleitungs-Entwürfen, bewährt. Die Unterschiede zwischen den Vorgaben des Pflichtenheftes und der zweiten gefertigten Platine liegen danach fast immer unter 1%! Jetzt hängen fanatische Tüftler noch eine weitere „Runde“ an, um auch die letzten Differenzen zu entfernen.

*Der Ablauf:*

1. Man ändert die PUFF-Simulationsschaltung solange ab, bis sie exakt den Verlauf der am Prototyp gemessenen S-Parameter liefert. Die so ermittelten Bauteildaten werden notiert.
2. Nun nimmt man die Daten der ersten Simulation (mit der das Layout erstellt wurde)

und ermittelt mit dem Taschenrechner bei jedem verwendeten Bauteil die aufgetretene Abmessungsdifferenz zwischen der „Ausgangssimulation“ und der „Messwertsimulation“.

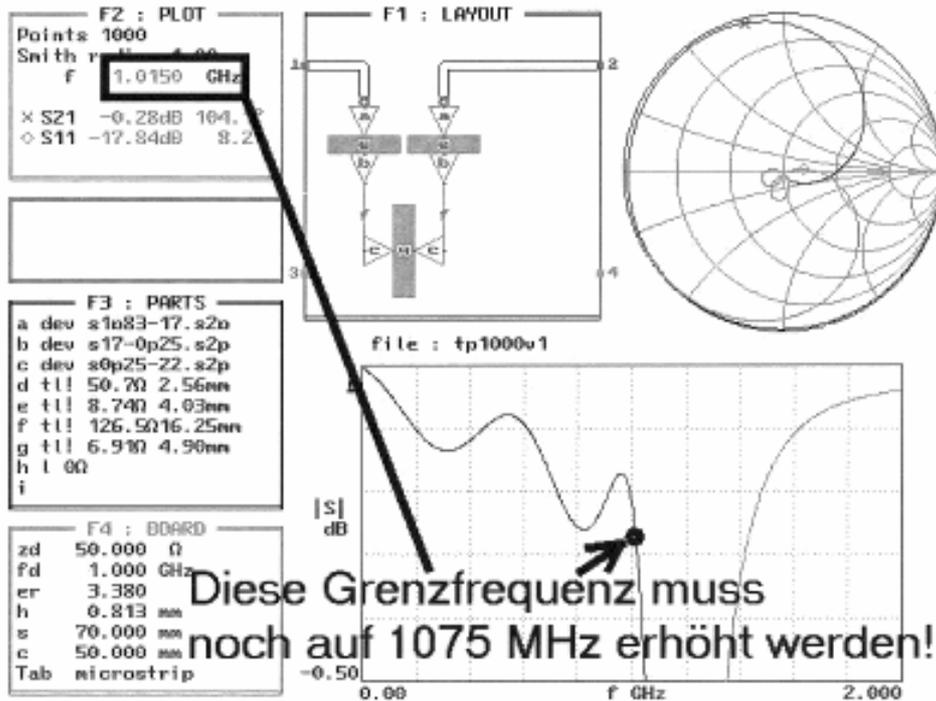
3. Um diese Differenzen werden nun die Layout-Daten des ersten Prototyps korrigiert. Dann wird eine neue Platine erstellt und auf diese Weise hoffentlich die Abweichungen beseitigt.

*Die einzelnen Schritte:*

#### 1. Schritt:

Man lädt das PUFF-File (Bild 61) und beginnt, nacheinander die Längen der drei Streifenleitungen, die den eigentlichen Tiefpass bilden, zu variieren. Das Ziel ist ein linker S11-Höcker bei -17 dB und ein rechter Höcker bei -15 dB. Das Ergebnis dieser Prozedur zeigt **Bild 65** beispielhaft.

Hat man diesen Punkt erfolgreich abgehakt, braucht man einen Taschenrechner, denn wie in **Bild 66** zu sehen ist, liegt die Grenzfrequenz noch nicht bei den gemessenen 1075



**Bild 66:**  
 Die simulierte Reflektion stimmt jetzt mit der Messung überein; aber man sollte noch die zu hohe Grenzfrequenz nachbilden

MHz, sondern erst bei etwa 1015 MHz. Also verkürzt man alle drei Leitungslängen um den Faktor

$$1015 / 1075 = 0,944186$$

und wiederholt die Simulation. Hierbei zeigt sich, dass noch weitere Korrekturen notwendig sind: die in die Simulation eingebauten Step-Störstellen ändern ihre Daten NICHT, wenn sich die Frequenz ändert und deshalb gibt das kleine Abweichungen. Diese sind nicht mehr allzu gravierend und damit landet man endlich bei **Bild 67** und kann auf die geänderten Leitungsdaten zurückgreifen.

**2. Schritt:**

Nun folgt die End-Auswertung.

Die Leitungslänge L1 = 4 mm wurde durch 3,77 mm ersetzt; die Änderung ist 0,23 mm.

Die Leitungslänge L2 = 15,9 mm wurde durch 15,2 mm ersetzt; die Änderung beträgt also 0,7 mm.

Die Leitungslänge L3 = 5,08 mm wurde durch 4,59 mm ersetzt; die Änderung beträgt also 0,49 mm.

**3. Schritt:**

Da die Messung eine zu hohe Grenzfrequenz ergab, ist zur Layout-Korrektur überall eine Leitungsverlängerung um die eben ermittelten Differenzen erforderlich. So erhält man die neuen Leitungslängen für das nächste Layout:

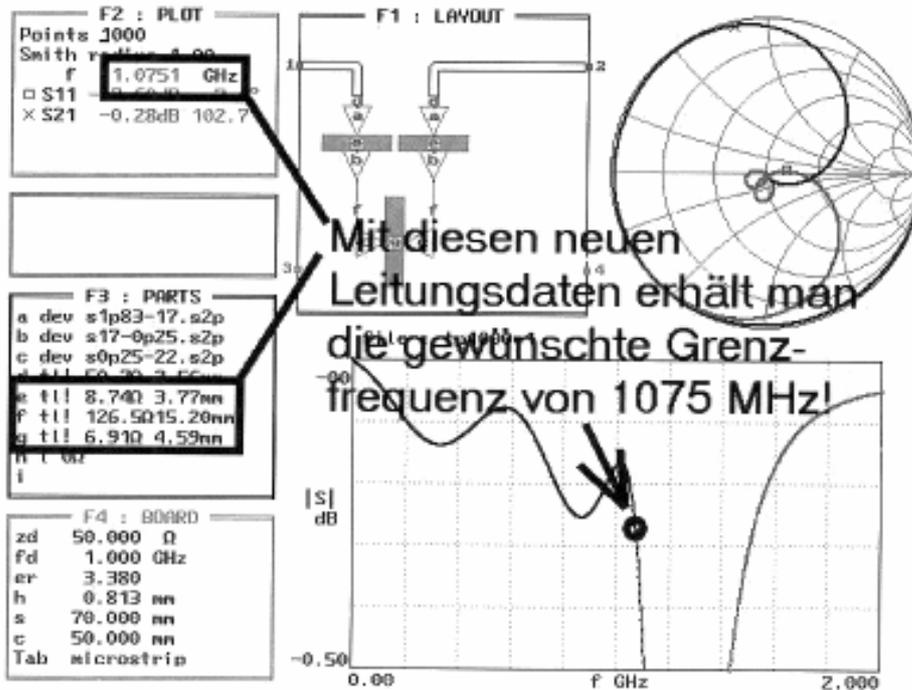
L1 wird von 4 mm auf (4 mm + 0,23 mm) = 4,23 mm verlängert;

L2 wird von 15,9 mm auf (15,9 mm + 0,7 mm) = 16,6 mm verlängert;

L3 wird von 5,08 mm auf (5,08 mm + 0,49 mm) = 5,57 mm verlängert - fertig!

Allerdings darf man die Realität - hier die Platinengröße bzw. die Gehäusemaße - nie aus den Augen verlieren! Zählt man nämlich die neuen Längen zusammen und vergleicht das Ergebnis mit der Platinenlänge, so bleiben auf jeder Seite gerade noch knappe 1,4 mm zum Anschluss der SMA-Buchsen übrig.

Da ist zu überlegen, ob man die dünnen „Spulenleitungen“ nicht besser (siehe die entsprechende 500 MHz-Version von Teil 2) mäanderförmig „falten“ sollte. Denn abgese-



**Bild 67:** Es ist soweit: mit den markierten Leitungsdaten liefert die Simulation genau die gemessenen Werte der Musterplatte

hen davon, dass beim Löten KEIN Lötzinn bis in die Filterstruktur hineinfließen darf (denn das verändert deutlich die Messwerte!), gerät man mit den äußeren, 17 mm breiten Streifenleitungen schon sehr nahe an den Platinenrand bzw. die Gehäusewand, was zu weiteren, unerwarteten Effekten führt. Da helfen nur die großen und teuren Simulationsmaschinen weiter, aber es gibt eine erfreuliche Nachricht: beim kostenlosen „ANSOFT Designer in Studentenversion“ gibt es garantiert Modelle für alles und deshalb natürlich auch für nahe am Platinenrand verlaufende Streifenleitungen!

Um ein Gespür für den Aufwand und die Leistungsfähigkeit der Software von ANSOFT zu erhalten (und aus der Neugier heraus, wie genau die PUFF-Methode mit anschließender Längenkorrektur ist), wurde die Sache mit dem Entwurf, dem Prototyp-Bau, der Neusimulation der Messergebnisse und der anschließenden Optimierung nach der obigen Dreipunkte-Methode als ANSOFT-Projekt wiederholt. Den dazu erforderlichen ANSOFT-Eingabebildschirm zeigt **Bild 68** -

auch als PUFF-Anwender findet man sich da sofort zurecht. Aber die zugehörige Bedienung fordert einen dann doch heraus.

Hochinteressant ist natürlich das Ergebnis dieser Aktion mit den ANSOFT-Vorschlägen für das neue Layout. Sie lauten:

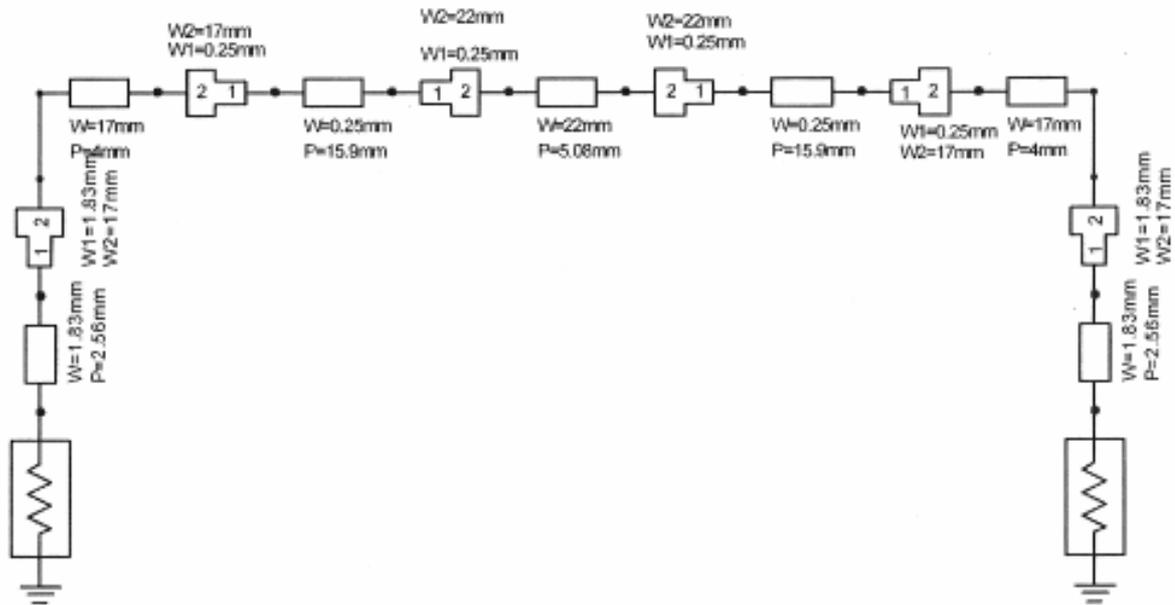
- L1 = 4,25 mm
- L2 = 16,67 mm
- L3 = 5,59 mm;

im Vergleich mit den vorhin gewonnenen neuen Werten von PUFF kann man nur sagen: alles bestens!

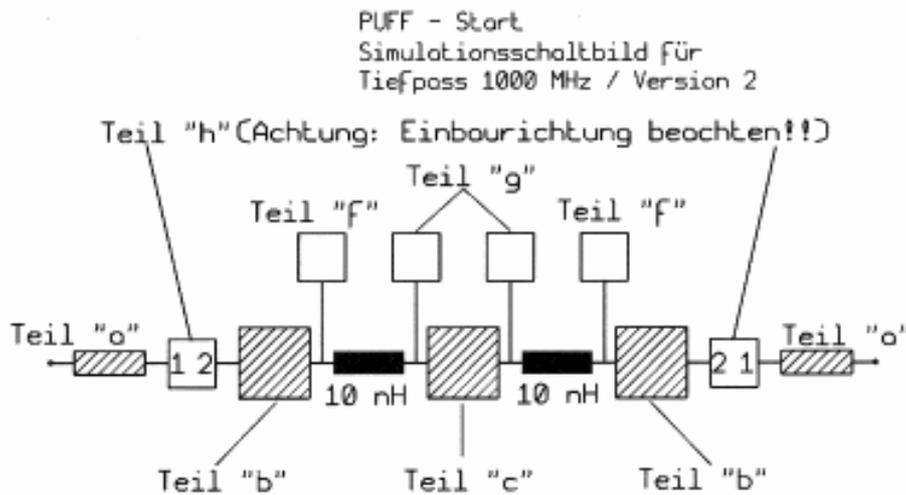
### 5.3. Tiefpass für 1 GHz mit $n = 5$ ; Version 2 mit SMD-Induktivitäten und Streifenleitungs-Kapazitäten

#### 5.3.1. Layout-Entwicklung

Ähnlich wie beim 500 MHz-Tiefpass im vorigen Kapitel wird nun versucht, wieder mit handelsüblichen SMD-Spulen aus der Norm-

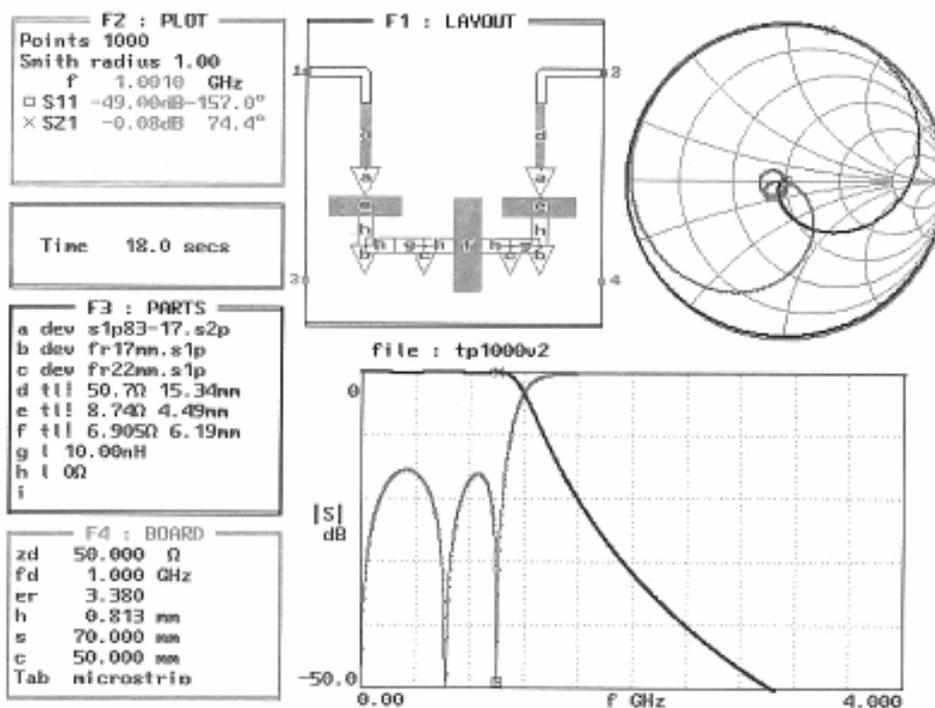


**Bild 68:** Das Eingabeblatt des „ANSOFT Designer SV“ für die Musterplatte stellt für den PUFF-Anwender kein Problem dar



- Teil "o": Microstrip 50 Ohm / 15 mm Länge (Breite = 1,83 mm)
- Teil "b": Microstrip 8,74 Ohm / 5,33 mm Länge (Breite = 17 mm)
- Teil "c": Microstrip 6,9 Ohm / 7,13 mm Länge (Breite = 22 mm)
- Teil "f": Oneport "17mm. s1p" (= Open End Extension der 8,74 Ohm-Leitung)
- Teil "g": Oneport "22mm. s1p" (= Open End Extension der 6,9 Ohm-Leitung)
- Teil "h": Twoport "s50-8p7. s2p" (= Step zwischen der 50 Ohm-Zuleitung und der 8,74 Ohm-Microstrip)

**Bild 69:** Auch bei der Simulationsvorgabe mit diskreten Spulen anstelle von Streifenleitungen muss man wieder versuchen, alle beteiligten unerwünschten Effekte zu erfassen



**Bild 70:**  
Trotz der fest-  
liegenden  
Spulenwerte  
(10 nH) kriegt  
man die Refle-  
ktion sehr gut  
hin, aber....

reihe auszukommen (benötigt wird ein Wert von 10,9 nH. So bietet sich ein Wert von 10 nH an und man kann damit erneut das Simulationsschaltbild zusammenstellen (**Bild 69**).

Die Streifenleitungs-Daten der „Kondensatoren“ entnimmt man einfach der eben untersuchten Version 1. Eine anschließende Optimierung (mit einem entsprechenden Kompromiss wegen des nicht genau passenden Induktivitätswertes) ist unerlässlich. Statt der Steps zwischen den einzelnen aneinandergehängten Leitungsstücken muss man nun wieder (Siehe 500 MHz-Tiefpass, Version 2) mit „Open Extensions“ arbeiten, die man als APlac-S1P-Files in die F3-Vorratsliste hineinnimmt.

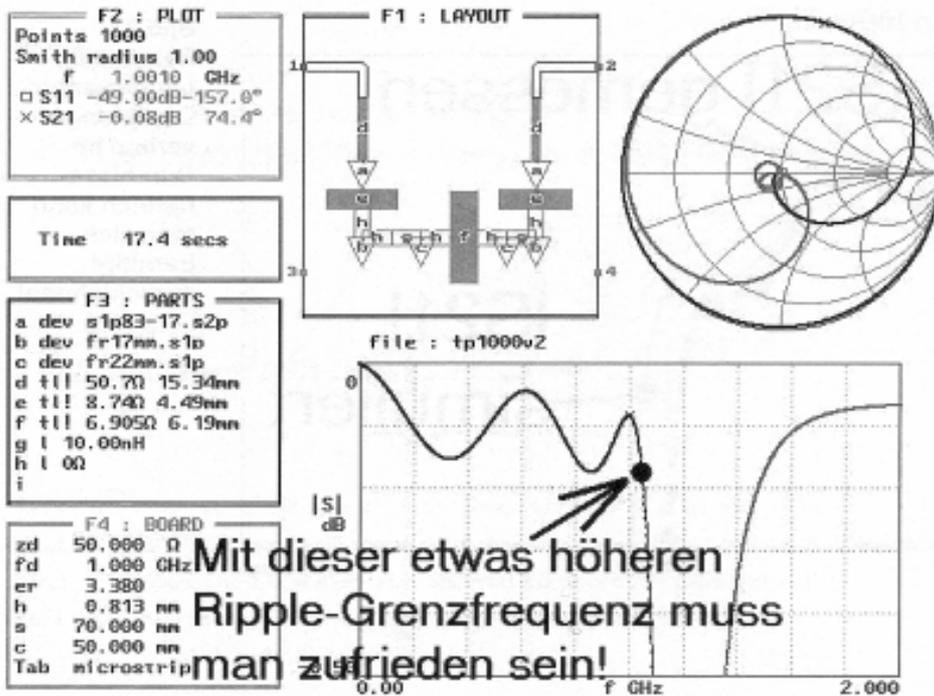
Das Optimierungs- und Simulationsergebnis für verlustfreie Spulen zeigen **Bild 70** bzw. **Bild 71**. Und in **Bild 72** sieht man, dass das Layout bei steigenden Frequenzen immer zierlicher wird. Da wird es sicher interessant, welche Informationen die Messung am Prototyp zu den tatsächlich vorhandenen Verlu-

sten und der dadurch bedingten Grunddämpfung liefern wird.

### 5.3.2. Messergebnisse

Dass die vorigen Simulationen gar nicht so weit von der Wirklichkeit entfernt sind, erkennt man in **Bild 73**. Die Simulationskurve gilt für einen angenommenen Verlustwiderstand von 1 Ohm (also einer Spulengüte von ca.  $Q = 60$  bei 1 GHz) und die Messwerte sind unter 700 MHz besser, darüber allerdings leicht schlechter als die Simulation. Das liegt schlicht und einfach daran, dass man im CAD-Programm mit einem über der Frequenz konstanten Verlustwiderstand arbeiten muss. In Wirklichkeit ist die Spulengüte in weiten Bereichen konstant und folglich sinkt der Verlustwiderstand mit abnehmender Frequenz - was die Messung bestätigt.

Ein kleiner Schönheitsfehler ist auch die etwas zu niedrige, gemessene Grenzfrequenz, während die maximalen S11-Werte im Durchlassbereich ziemlich genau bei -16 dB



**Bild 71:**  
 ...eine leichte  
 Erhöhung der  
 Grenzfrequenz  
 muss man hier  
 eben in Kauf  
 nehmen

(statt -16,4 dB) liegen und deshalb keiner Korrektur mehr bedürfen.

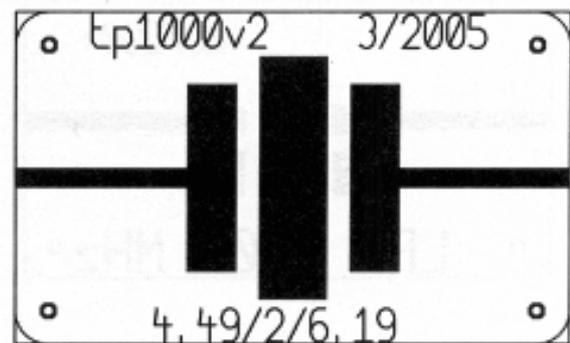
Da sich auch der S21-Verlauf im Sperrbereich nicht wesentlich von der Simulation nach Bild 70 unterscheidet, kann auf die Wiedergabe verzichtet werden. Wie man notfalls all diese Abweichungen wieder ausgleichen kann, wurde eben bei der Version 1 des Filters aufgezeigt (und erneut gilt die alte Regel, dass die erste Platinenversion niemals in allen Bereichen voll ausreichend sein kann).

#### 5.4. Tiefpass für 1 GHz mit $n = 5$ / Version 3 mit SMD-Bauteilen

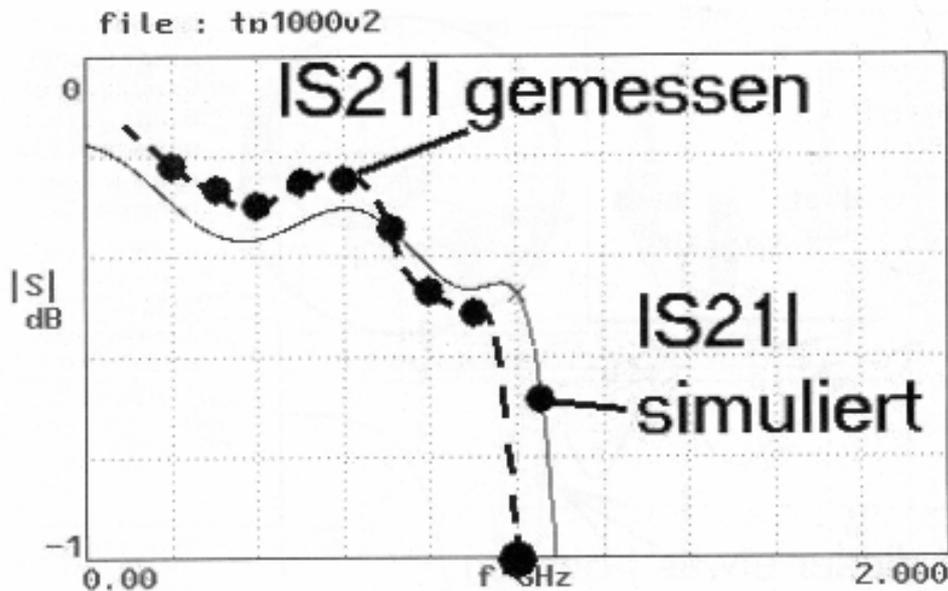
##### 5.4.1. Layout-Entwicklung

Wohl zum letzten Mal (wegen der immer höheren Grenzfrequenz) soll versucht werden, den Tiefpass nur mit diskreten Bauteilen zu realisieren. Die dadurch bei 1000 MHz erhofften Vorteile liegen ausschließlich im Sperrbereich,

denn wenn nicht irgendwelche Gehäuse-resonanzen dazukommen, müsste die Schaltung bis etwa 4 GHz wunschgemäß arbeiten und sauber sperren. Im Durchlassbereich wird man durch die Verwendung von Bauteilen aus der Normreihe Probleme mit



**Bild 72:** Unbestückt sieht die neue Platine schon etwas eigenartig und unfertig aus; aber die Filterstruktur ist jetzt stark zusammengeschumpft (nicht maßstäblich!)



**Bild 73:**  
Bei diesem gemessenen Dämpfungsverlauf im Durchlassbereich kann man sich beruhigt zurücklehnen!

der Einhaltung der vorgesehenen Ripplewerte oder der Grenzfrequenz bekommen.

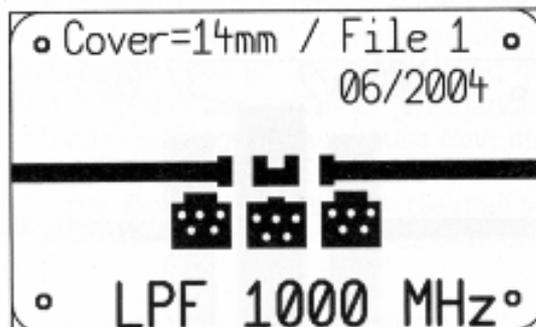
Aber zunächst benötigt man als Ausgangsbasis die Bauteilwerte aus Kapitel 5.2.1.:

$$\begin{aligned}C1 &= C3 = 3,658 \text{ pF} \\L1 &= L2 = 10,912 \text{ nH} \\C2 &= 6,287 \text{ pF}\end{aligned}$$

Ein Blick auf die Platine (**Bild 74**) lässt ahnen, dass es dabei nicht bleiben wird, denn sowohl die SMD-Pads, als auch die Verbindungsleitungen zwischen den Bauteilen bringen zusätzliche Kapazitäten ins Spiel, die man nicht ignorieren kann. Also greift man zum Simulations-Vorgabeschema (aus Teil 2) mit der entsprechenden SMD-Version des 500 MHz-Tiefpasses und passt sie an die neuen Verhältnissen an.

Die korrekte Ausgangsbasis für die PUFF-Simulation bildet deshalb **Bild 75** und nach nur wenig Optimierungsarbeit erhält man ein durchaus passables Ergebnis (**Bild 76** und **Bild 77**). Hier wurde gleich mit einem Reihenverlustwiderstand von 1 Ohm gearbeitet, um die Spulengüte von  $Q = 60$  bei 1000 MHz zu berücksichtigen.

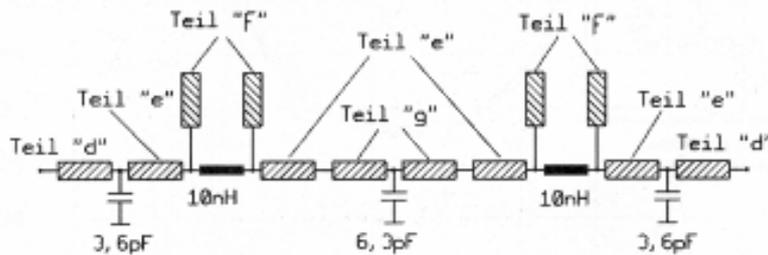
Wie man sieht, geht es plötzlich mit Bauteilen nach der Normreihe (3,9 pF und 6,2 pF bei den Kondensatoren, 10 nH bei den Spulen) doch ganz gut. Die einzigen Schönheitsfehler sind erstens eine etwas zu niedrige Grenzfrequenz (...dadurch erhält man bei 1000



**Bild 74:** Jetzt wird es ganz winzig: das Platinenlayout für die reine SMD-Version erfordert gute Augen bei der Bestückung; wichtig ist eine ausreichende Anzahl an Durchkontaktierungen! (nicht maßstäblich!)



PUFF - Start:  
 Simulationsschaltbild für  
 Tiefpass 1000 MHz / Version 3 (SMD-Ausführung)

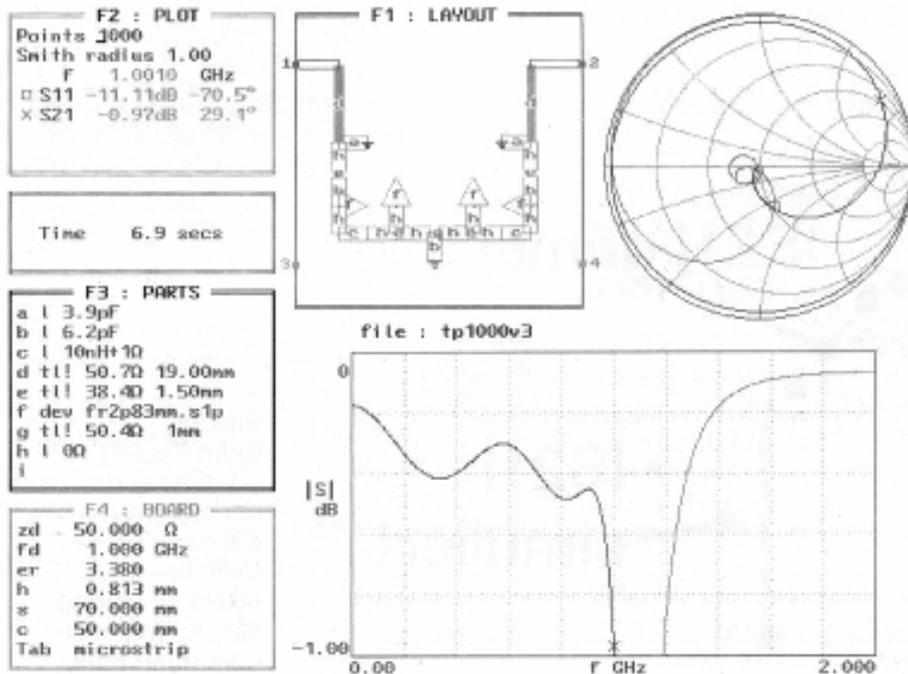


- Teil "d": Microstrip 50 Ohm / 19 mm Länge (Breite = 1,83 mm)
- Teil "e": SMD-Pod als Microstrip 38,4 Ohm / 1,5mm Länge (Breite = 2,83 mm)
- Teil "f": Open End Extension für SMD-Pod (Oneport "fr-2p83.s1p")
- Teil "g": Microstrip 50 Ohm / 1mm Länge (Breite = 1,83 mm)

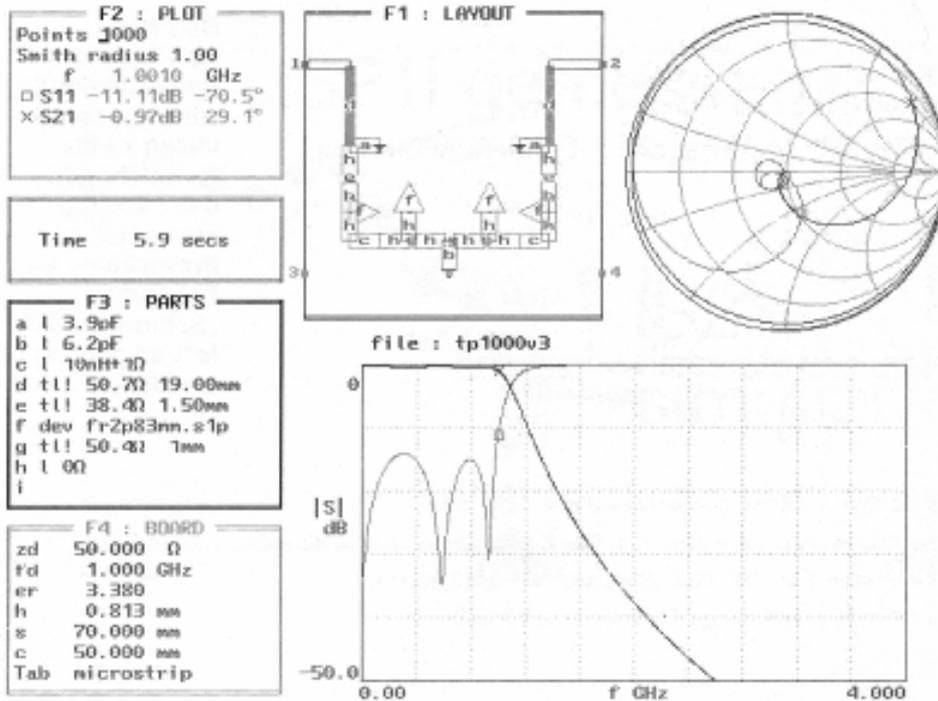
**Bild 75**  
 Das Simulationsschaltbild wird wegen der vielen zu berücksichtigenden „lumped elements“ (auf Entwickler-Deutsch: „Schmutzeffekte“) deutlich aufwendiger

MHz schon 1 dB Dämpfung) und eine etwas schlechtere Reflektion (linker Höcker = -14 dB, rechter Höcker = -15 dB statt bei beiden

S21 = -16,4 dB). Das durch diese verschlechterte Reflektion etwas erhöhte Ripple im Durchlassbereich wurde akzeptiert.



**Bild 76:**  
 Ein schönes Ergebnis:  
 Der simulierte Durchlassbereich

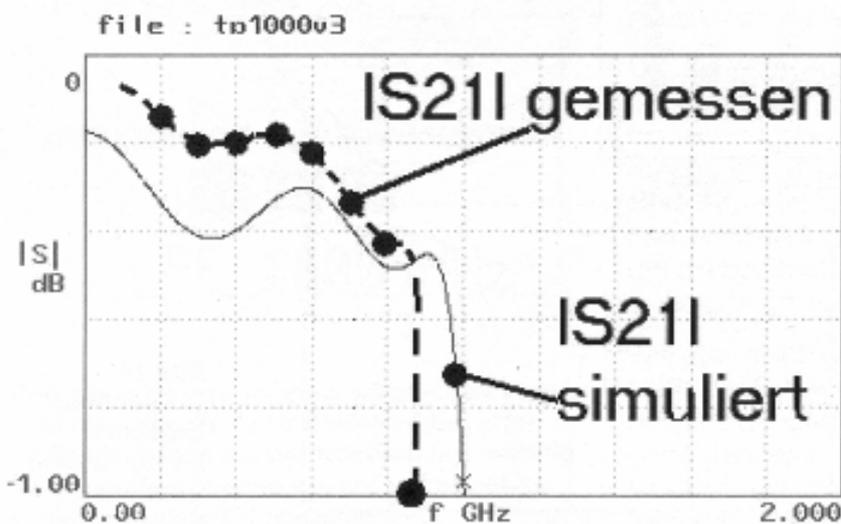


**Bild 77:**  
Auch der  
Sperrbereich  
kann sich  
sehen lassen!

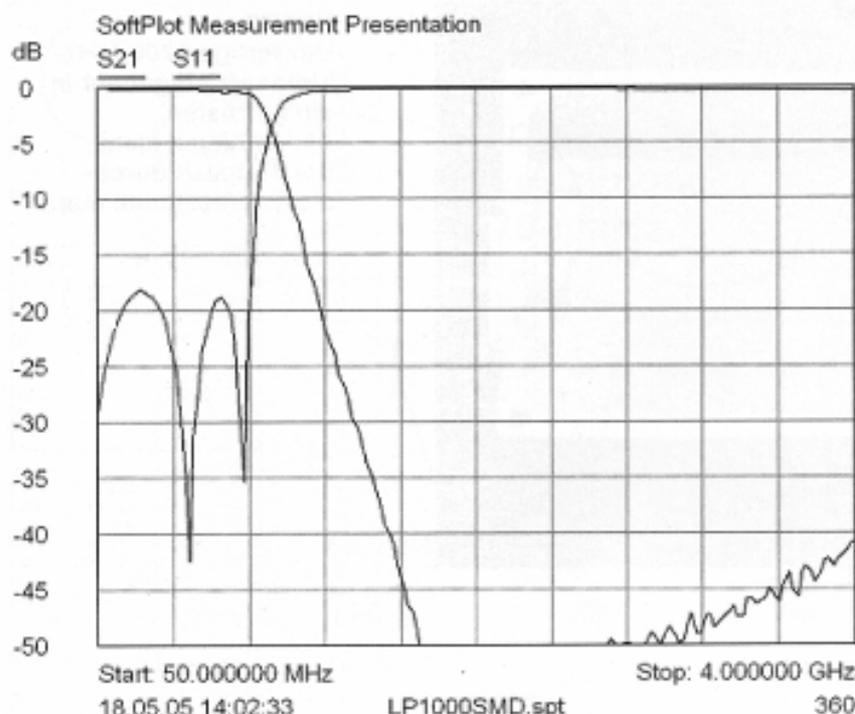
### 5.4.2. Messergebnisse

Sehr aussagekräftig ist bereits **Bild 78** und allein die sorgfältige Analyse liefert schon wichtige weitere Vorhersagen:

Das gemessene Ripple ist kleiner als in der Simulation - also darf man auch eine geringere Reflektion im Durchlassbereich erwarten. Die Grenzfrequenz ist ebenfalls niedriger als erwartet; hier muss man als Anwen-



**Bild 78:**  
Beim Einsatz von  
Bauteilwerten nach  
der Normreihe liegt  
die gemessene  
Grenzfrequenz  
etwas zu niedrig,  
die Durchgangs-  
dämpfung bleibt



**Bild 79:**  
Die schön steile  
Flanke beim  
Übergang vom  
Durchlass- in den  
Sperrbereich erfreut  
das Herz, aber  
oberhalb von 3 GHz  
benehmen sich  
diskrete Bauteile  
nicht mehr so, wie  
man es erhofft

der entscheiden, ob das tolerierbar ist. Höchst verdächtig ist dagegen der abrupt steile Übergang vom Durchlass- in den Sperrbereich, der so gar nicht zur Simulation passt.

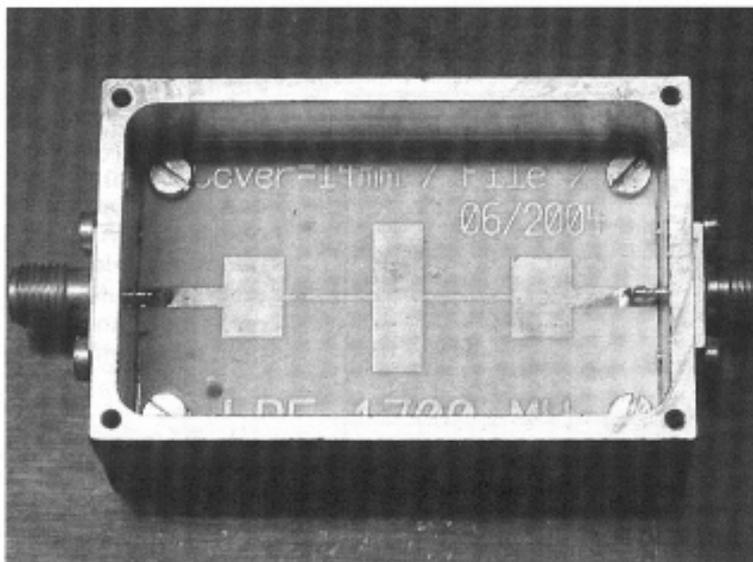
Die Bestätigung der Überlegungen so wie den Grund für die steile Anstiegsflanke liefert **Bild 79**: die Eigenresonanz der Kondensatoren (es wurde jeweils immer nur ein Exemplar mit 3,9 pF bzw. 6,2 pF eingelötet!) sorgt für diese Überraschung! Oberhalb der Eigenresonanz tritt leider der bereits besprochene Effekt der Kondensatoren auf: sie wirken wie Induktivitäten, ihr Blindwiderstand steigt mit der Frequenz an und so klettert S21 schon bei 3 GHz wieder über die Marke von -50 dB. Abhilfe bringen da bekanntlich nur wesentlich kleinere SMD-Versionen oder die Parallelschaltung mehrerer Kondensatoren zur Erhöhung der Eigenresonanz.

## 6. Streifenleitungs-Tiefpässe für den Bereich von 1 bis 2 GHz

### 6.1. Vorbemerkungen

Ab jetzt wird die Entwicklung auf reine Streifenleitungs-Versionen beschränkt, denn sie sind am leichtesten zu realisieren und am sichersten nachzubauen. Vor Beginn sind aber einige Festlegungen zu treffen:

- Die Breiten der als Kondensatoren und Spulen verwendeten Leitungstücke sollen im ganzen Frequenzbereich von 1 bis 2 GHz beibehalten werden. Die Umstellung auf eine andere Grenzfrequenz erfolgt einfach durch eine entsprechende Veränderung der Leitungslängen.
- Die Breite der als Kondensatoren dienenden Leitungstücke muss gegenüber der 1 GHz-Version reduziert werden, da sonst bei



**Bild 80:**  
 Der fertige 1700 MHz-Tiefpass; eingebaut in ein gefrästes Alu-Gehäuse sieht der Tiefpass durchaus professionell aus

2 GHz (...mit steigender Frequenz wird alles kürzer...) das Verhältnis von Breite zu Länge bei den „Kondensatoren“ zu ungünstig wird. Das hat zur Folge, dass die Simulation mit Leitungsmodellen immer ungenauer wird und man eigentlich schon zu EM-Simulatoren (wie SONNET, mstrip40 usw.) greifen müsste. Erfahrungsgemäß liegt diese Obergrenze etwa bei einem Verhältnis von 5:1. Erst darüber weicht die Leitungsmodell-Simulation mit einem S-Parameter-Programm langsam aber immer deutlicher von den Messergebnissen beim Prototyp ab.

Deshalb wurden nach einigen Probesimulationen folgende Werte gewählt:

Die „äußeren Kondensatoren“ der Schaltung bestehen aus Streifenleitungs-Stücken mit einem Wellenwiderstand von 17 Ohm. Das ergibt beim gewählten R04003-Material mit einer Platinenstärke von 0,813 mm eine Leiterbreite von 7,93 mm.

Als „zentraler Kondensator“ dient ein Leitungsstück mit dem Wellenwiderstand  $Z = 17$  Ohm. Es weist damit eine Breite von 14,53 mm auf.

Für die „Spulen“ wird der von den Fertigungsmöglichkeiten her als Mindestbreite gewählte Wert von 0,25 mm beibehalten.

Gebaut wurden ein 1300 MHz-Tiefpass (für das 23-cm-Band) und ein 1700 MHz-Tiefpass (für GPS- und Meteosat-Anwendungen). Da die Entwurfsprozeduren gleich ablaufen, soll nachfolgend die 1700 MHz-Version betrachtet werden.

## 6.2. Streifenleitungs-Tiefpass mit einer Ripple-Grenzfrequenz von 1700 MHz

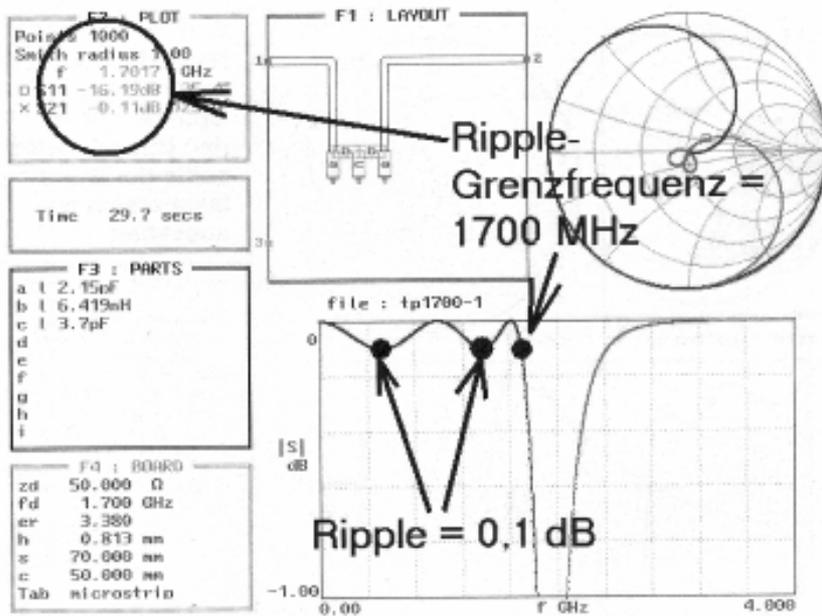
### 6.2.1. Entwurf mit PUFF

Der fertige Prototyp, bereits in sein Alu-Normgehäuse eingebaut, ist in **Bild 80** gezeigt.

Zum Schluss dieser Artikelserie sollen nochmals die einzelnen Entwurfsschritte in Kurzfassung durchlaufen werden:

#### 1. Schritt: Ermittlung der Bauteilwerte

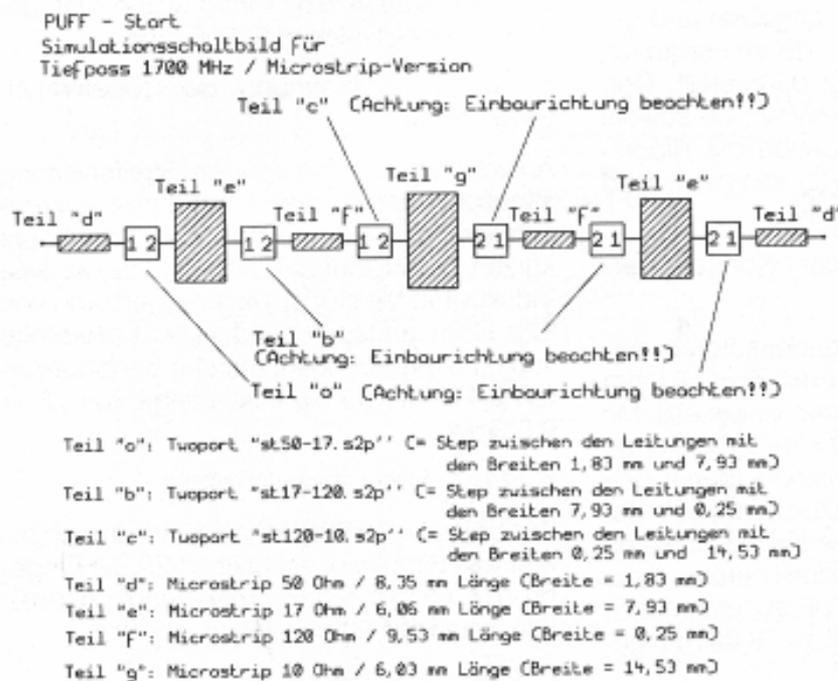
Dazu dient entweder das Filterprogramm „fds“, oder man greift einfach auf die Ausgangswerte des 1000 MHz-Tiefpasses aus dem letzten Kapitel zurück. Multipliziert mit dem Faktor



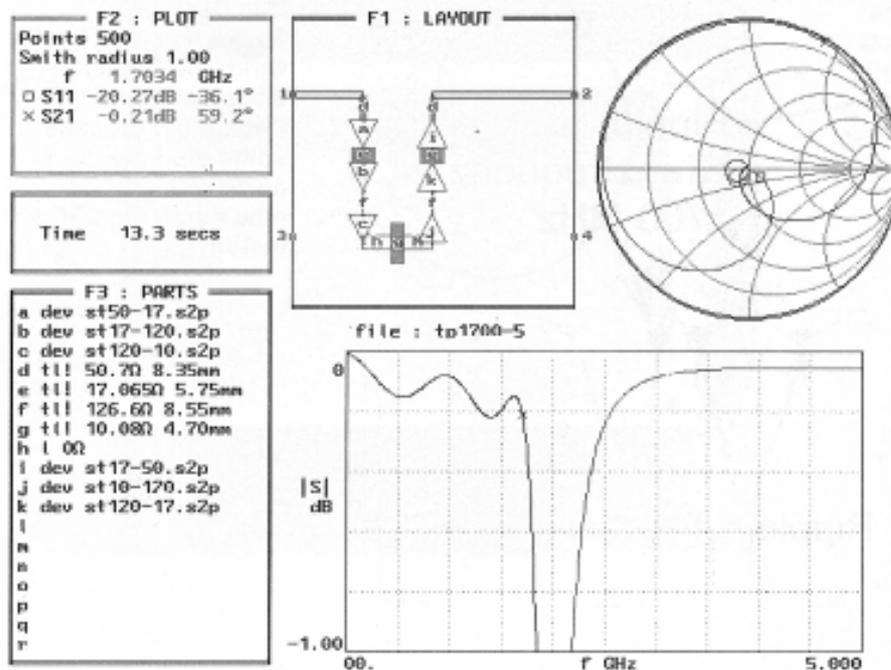
**Bild 81:**  
 Selbst wenn es lästig wirkt: die Bauteil-Vorgaben des Filter-Design-Programms sollte man stets nochmals durch eine kurze Simulation testen

$1000 \text{ MHz} / 1700 \text{ MHz} = 0,5882352$   
 erhält man damit folgendes Ergebnis:

$C1 = C3 = 2,15 \text{ pF}$   
 $L1 = L2 = 6,415 \text{ nH}$   
 $C3 = 3,7 \text{ pF}$



**Bild 82:**  
 Egal, welches Simulationsprogramm eingesetzt wird: ohne die Zusammenstellung dieses Schaltbildes wird das nichts



**Bild 83:**  
Nach der nun schon bekannten Optimierung an den Bauteilwerten sollte der Durchlassbereich so aussehen

2. *Schritt:* Kontrollsimulation des idealen Filters

Dazu wird schnell die Filterschaltung in das Setup-File von „PUFF“ eingegeben und der S21-Bereich von 0 bis -0,5 dB im Frequenzbereich von 0 bis 5 GHz dargestellt. Dort kann man sehr schön erkennen, ob sowohl das Ripple (0,1 dB), als auch die Ripple-Grenzfrequenz (1700 MHz) stimmen; **Bild 81** bestätigt das.

3. *Schritt:* Bestimmung der „Kondensator-Leitungslängen“

Für die beiden äußeren Kondensatoren werden nun Streifenleitungen mit  $Z = 17$  Ohm und einer Breite von 7,93 mm eingesetzt. Mit PUFF simuliert man damit eine leerlaufende Leitung und lässt anschließend (durch den Druck auf das Gleichheitszeichen, wenn der Cursor auf „S11“ steht) die Kapazität anzeigen. So bekommt man schnell heraus, dass eine Kapazität von 2,15 pF zu einem Leitungsstück mit der Länge  $L1 = 6,06$  mm gehört.

Ebenso verfährt man mit dem mittleren Kondensator. Dort wird eine Leitung mit  $Z = 10$  Ohm, einer Breite von 14,53 mm und einer Länge von  $L3 = 6,03$  mm gewählt, was genau die erforderlichen 3,7 pF ergibt.

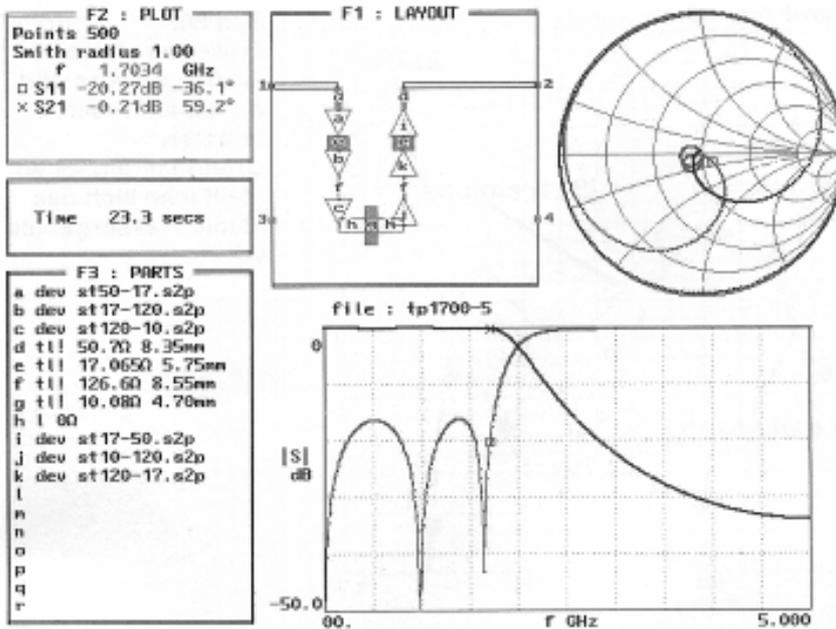
4. *Schritt:* Bestimmung der „Spulen-Leitungslängen“

Anstelle einer leerlaufenden Streifenleitung simuliert man nun eine am Ende kurzgeschlossene Leitung, denn sie verhält sich bei kurzen Leitungslängen bekanntlich wie eine Induktivität. Mit einem Wellenwiderstand von 120 Ohm (entsprechend einer Leiterbreite von 0,25 mm) benötigt man für die geforderten 6,415 nH genau eine Länge von  $L2 = 9,53$  mm.

5. *Schritt:* Simulationsschaltbild

Wie bei früheren Projekten sollte man sich zuerst das Simulationsschaltbild für die Eingabe in PUFF skizzieren. Diese Ausgangsposition ist in **Bild 82** gezeigt.

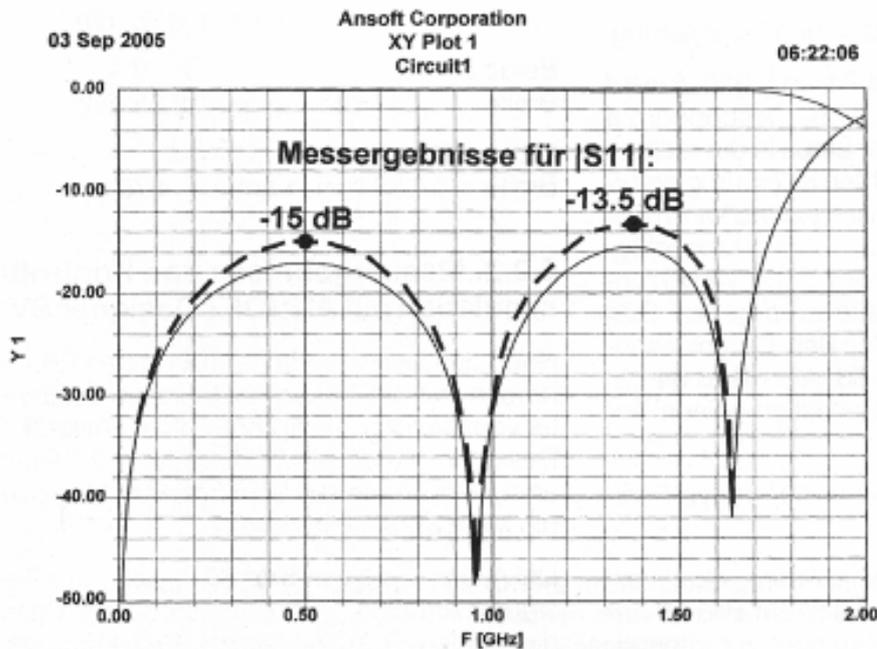
6. *Schritt:* die „Steps“



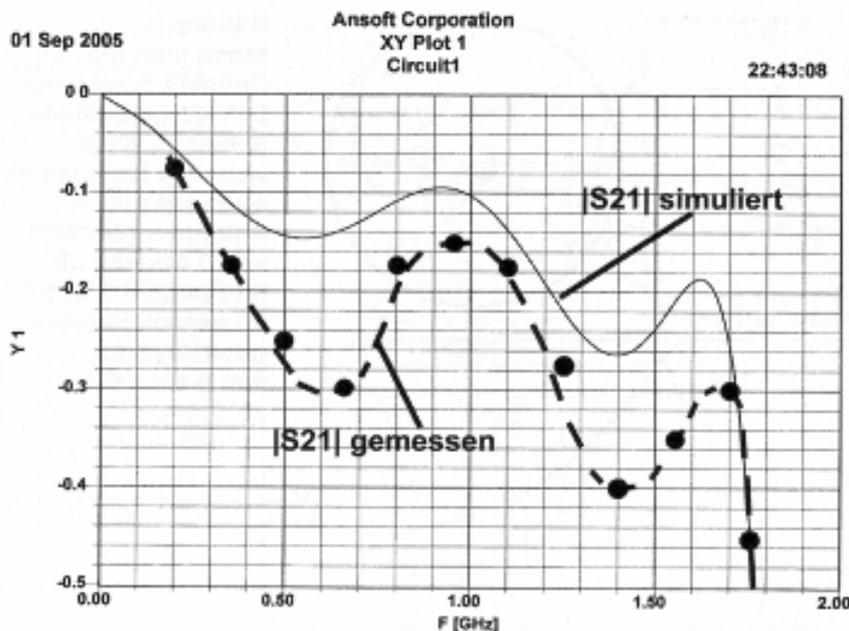
**Bild 84:**  
 Wenn man die Reflektion, also den S11-Verlauf, immer genau im Blick behalten hat, stimmt auch alles im Amplitudenbereich von 0 bis -50 dB und natürlich auch im gesamten Frequenzbereich von 0 bis 4 GHz

Jeder Wechsel in der Breite von Streifenleitungen ergibt Störstellen, die man als „Steps“ in der Simulation berücksichtigen. In

diesem Fall greift man zu APLAC und erzeugt dort durch kurze Simulationen (mit Leitungsstücken von je 1 Mikrometer Länge) die erforderlichen



**Bild 85:**  
 Schon erstaunlich, wie genau der ANSOFT Designer den prinzipiellen Verlauf von S11 voraussagt!



**Bild 86:**  
Trotz des etwas zu großen Ripples und der einen Hauch höheren Grunddämpfung: so stellt man sich das ideale Messergebnis vor

derlichen S-Parameter-Files für die drei in der Struktur auftretenden Breitenänderungen: von der 50 Ohm-Zuleitung zum ersten „Kondensator“, vom „ersten Kondensator“ zur „Spule“ und schließlich von der „Spule“ zum „mittleren Kondensator“. Diese drei Files werden in den PUFF-Arbeitsordner kopiert.

#### 7. Schritt: PUFF-Simulation und Optimierung

Das Simulationsschaltbild von Bild 5 wird nun in PUFF eingetippt, wobei besonders auf die richtige „Polung“ der Steps in der rechten Hälfte des Filters zu achten ist (= umgekehrte Einbaurichtung!). Anschließend kann optimiert werden, wobei sich durch die eingefügten Steps zum Teil beträchtliche Verkürzungen bei den Leitungsstücken ergeben. Den erzielten Endzustand für den Durchlassbereich sieht man in **Bild 83**. Aber **Bild 84** beweist, dass auch die Reflektion keinen Anlass zur Kritik gibt.

#### 8. Schritt: Platinenlayout und Prototyp-Fertigung

Das stellt nur noch reine Arbeit, aber kein Problem dar. Denn ein Blick auf Bild 80 am Anfang dieses Kapitels genügt zur Informa-

tion. Wichtig ist vorher nur die korrekte Auflistung der benötigten Leitungsstücke für die Arbeit im CAD-Programm:

Zuleitungen:

Breite = 1,83 mm / Länge = 8,35 mm

Erster und dritter Kondensator:

Breite = 7,93 mm / Länge = 5,75 mm

Beide Spulen:

Breite = 0,25 mm / Länge = 8,55 mm

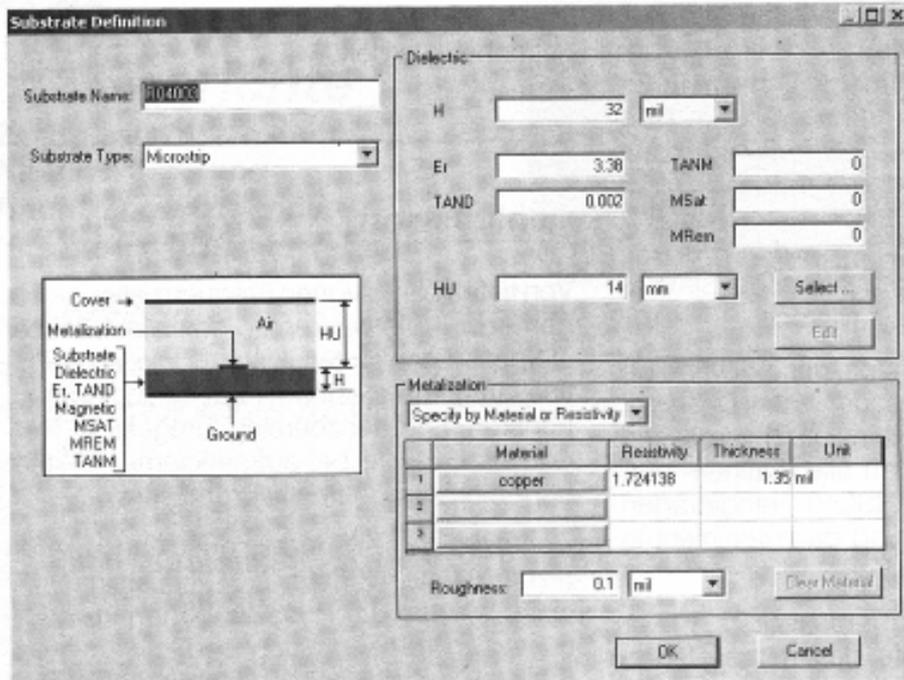
Mittlerer Kondensator:

Breite = 14,53 mm / Länge = 4,70 mm

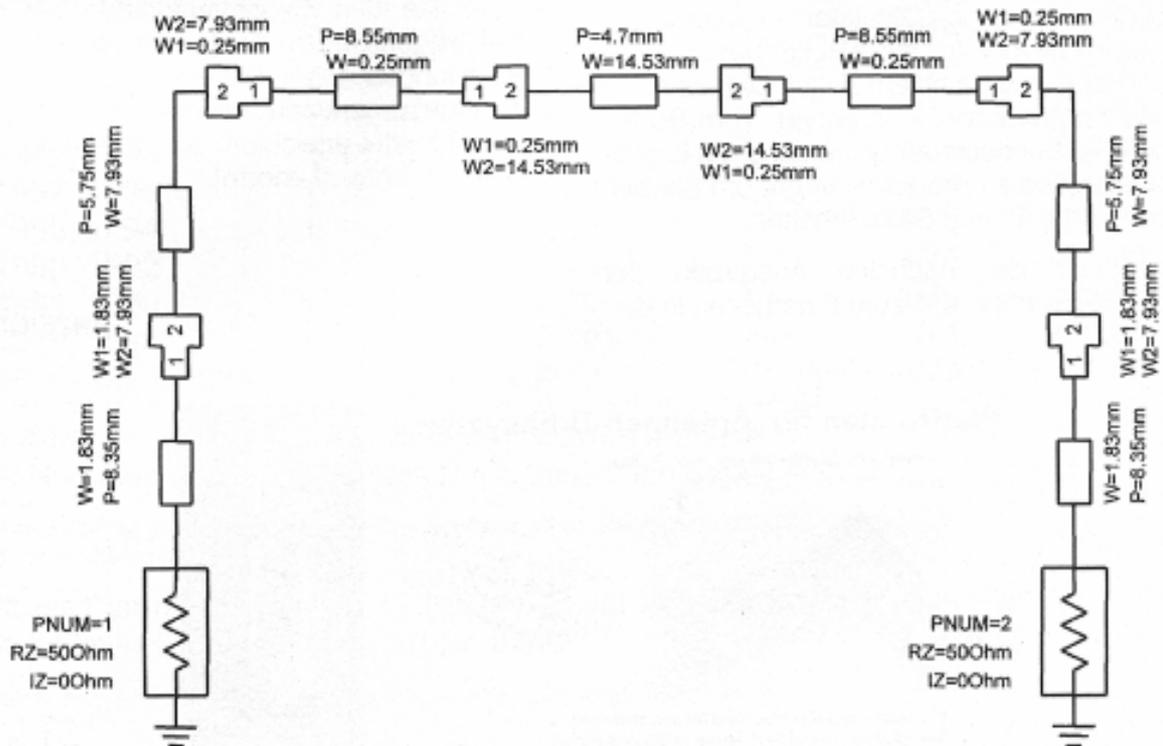
#### 6.2.2. Messergebnisse und Kontrollsimulation mit ANSOFT Designer SV

Nach den viel versprechenden ersten Erfahrungen mit der neuen kostenlosen Studentenversion des Profiprogramms „ANSOFT Designer“ wurde gleich diese Musterplatine analysiert und in die Simulationsergebnisse die Messwerte eingetragen.

Die Auswertung von **Bild 85** ergibt: der „Designer“ errechnet hier von vornherein, dass die beiden S11-Höcker der Reflektion un-



**Bild 87:** Sehr übersichtlich aufgebaut: die Eingabemaske für den Platinenwerkstoff, den Leiterbahnwerkstoff und die „Cover Height HU“ (= Abstand zwischen Platine und Abschirmdeckel) beim ANSOFT Designer SV



**Bild 88:** Gilt nicht nur für ANSOFT: die größte Arbeit beim Simulationsschaltbild ist nicht das Zurechtfinden, sondern das Zusammensuchen der verschiedenen Bauteile aus den Bibliotheken und die Bestimmung ihrer Abmessungen

gleich hoch sind - und die Messung bestätigt das. Der Mindestwert bei beiden Höckern ist um jeweils 2 dB schlechter als erwartet und die Auswirkung sieht man sogleich in **Bild 86**. Dies bedingt eine Vergrößerung des S21-Ripples. Auch die Grunddämpfung steigt stärker an als erwartet; es handelt sich bei 1600 MHz gerade um eine Verschlechterung vom rund 0,1 dB gegenüber der Simulation - und das ist nicht gravierend.

Zum Abschluss soll noch der notwendige Aufwand für den Anwender beim Designer gegenüber der PUFF-Simulation verglichen werden. In welcher Form alle Platinen- und Gehäusedaten bei ANSOFT eingetragen werden zeigt **Bild 87** und das geschieht in wirklich übersichtlicher Form.

Der Stromlaufplan des Tiefpassfilters, wie er vom Bediener mit Hilfe des mitgelieferten Editors zusammengestellt werden muss, zeigt **Bild 88**. Alle Steps stammen aus der mitgelieferten Bauteilbibliothek, die Abmessungen der Streifenleitungen kommen bei Bedarf vom „Line-Calculator“ - er wurde bereits vor einiger Zeit als „TRL85“ beschrieben und ist nun samt einem „Filter-Calculator“ in das Programmpaket integriert. Vom Bediener sind nur noch der Sweep und die Ergebnisausgabe zu programmieren, um die beiden Bilder 85 und 86 zu erhalten.

In einer der nächsten Ausgaben der „UKW-Berichte“ soll zum Einarbeiten in den

„Designer SV“ ein schönes Praxisprojekt beschrieben werden.

## 7. Schlusswort

Von tiefen bis zu hohen Frequenz alles selbst gemacht, so etwa könnte das Motto dieser Tiefpass-Serie lauten. Und wie die letzte Platine fertig entwickelt oder auf einen anderen, höheren Frequenzbereich umgestellt werden kann, sollte bei aufmerksamer Lektüre der Artikelserie klar geworden sein.

Doch die Zeit bleibt nicht stehen und wie man an der Sache mit dem ANSOFT Designer SV sieht, werden die Programme in ihren Voraussagen immer präziser und in ihren Möglichkeiten immer noch umfangreicher. Weil das in diesem Fall sogar ohne zusätzlichen Kostenaufwand geht, sollte jeder Entwickler gleich die Ärmel hochrollen und die eine oder andere alte Idee wieder ausgraben, die er früher wegen des zu befürchtenden hohen Entwicklungsaufwandes zur Seite gelegt hat. Die angesprochenen modernen Entwicklungshilfsmittel erleichtern sicher in einigen Fällen den Entwurf enorm!

ANZEIGE

### Plattformen für Antennen-Drehsysteme

Universelle Stahlausleger zum Aufbau eines Antennen-Drehsystems



Ein Antennendrehsystem besteht aus zwei Plattformen, einem Oberlager, einem Horizontal-Rotor und einem Drehrohr

Neue Version!  
**PLS 60-V2**  
aus Edelstahl



 **UKW-Berichte**  
Telecommunications

Fachversand für Funkzubehör  
Tel. +49 9133-77980  
Fax +49 9133 779833  
Email: [info@ukwberichte.com](mailto:info@ukwberichte.com)